



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07078821 A**(43) Date of publication of application: **20.03.95**

(51) Int. Cl. **H01L 21/3205**  
**H01L 21/28**

(21) Application number: **05222959**(22) Date of filing: **08.09.93**(71) Applicant: **NEC CORP**

(72) Inventor: **HAYASHI JUN**  
**YAMANAKA MASAKO**

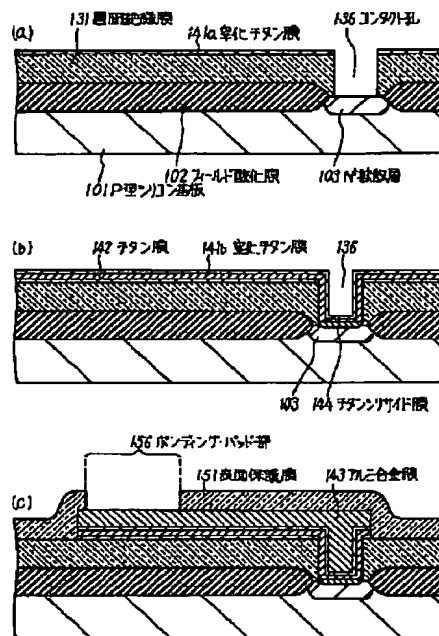
(54) **SEMICONDUCTOR DEVICE AND ITS  
 MANUFACTURE**

## (57) Abstract:

**PURPOSE:** To provide a semiconductor device and its manufacturing method wherein the adhesion between an upper layer wiring where a bonding pad part is formed and a layer insulating film turning to the base of the upper layer wiring is excellent, and the contact resistance between the upper layer wiring and a lower layer wiring can be restrained to be low.

**CONSTITUTION:** An upper layer wiring where a bonding pad part 156 is formed constitutes a structure wherein a titanium nitride film 141a, a titanium film 142, a titanium nitride film 141b and an aluminum alloy film 143 are laminated on the upper surface of a layer insulating film 131. In a contact hole 136, a titanium silicide film 144, the titanium film 142, the titanium nitride film 141b and the aluminum alloy film 143 are laminated.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-78821

(43) 公開日 平成7年(1995)3月20日

(51) Int.Cl.<sup>8</sup>

H 0 1 L 21/3205

21/28

識別記号

庁内整理番号

F I

技術表示箇所

3 0 1 T 7376-4M

R 7376-4M

H 0 1 L 21/ 88

S

N

審査請求 有 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号

特願平5-222959

(22) 出願日

平成5年(1993)9月8日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 林 純

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 山中 理子

東京都港区芝五丁目7番1号 日本電気株式会社内

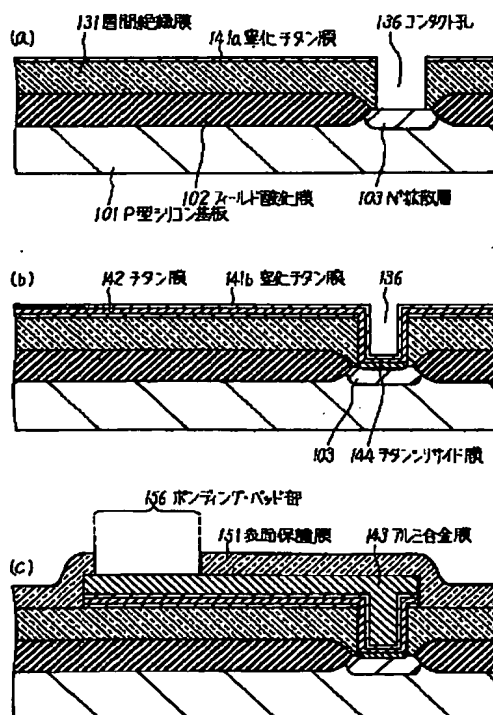
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【目的】 ボンディング・パッド部が形成される上層配線とこの上層配線の下地となる層間絶縁膜との密着性が良く、かつこの上層配線と下層配線層とのコンタクト抵抗が低く抑えることが可能な構造の半導体装置とその製造方法を提供する。

【構成】 ボンディング・パッド部156が形成される上層配線は、層間絶縁膜131上面では窒化チタン膜141a、チタン膜142、窒化チタン膜141bおよびアルミ合金膜143が積層された構造からなり、コンタクト孔136ではチタンシリサイド膜144、チタン膜142、窒化チタン膜141bおよびアルミ合金膜143が積層された構造からなる。



## 【特許請求の範囲】

【請求項 1】 表面に選択的に設けられたフィールド酸化膜を有するシリコン基板と、  
 少なくとも前記シリコン基板表面に設けられた下層配線層と、  
 前記シリコン基板および前記下層配線層を覆い、所定の個所に該下層配線層に達する接続孔を有する層間絶縁膜と、  
 前記層間絶縁膜上面では該層間絶縁膜上面を直接に覆う第 1 の窒化チタン膜およびチタン膜および第 2 の窒化チタン膜およびアルミ系金属膜を少なくとも含んでなる積層構造を有し、前記接続孔では該チタン膜および該第 2 の窒化チタン膜および該アルミ系金属膜を少なくとも含んでなる積層構造、チタン合金膜および該第 2 の窒化チタン膜および該アルミ系金属膜を少なくとも含んでなる積層構造、もしくはチタン合金膜および該チタン膜および該第 2 の窒化チタン膜および該アルミ系金属膜を少なくとも含んでなる積層構造を有する上層配線と、  
 前記層間絶縁膜および前記上層配線を覆う表面保護膜と、  
 前記表面保護膜に設けられた前記上層配線に達する開口部および該開口部により露出した該上層配線部分からなるボンディング・パッド部とを有することを特徴とする半導体装置。

【請求項 2】 前記層間絶縁膜の少なくとも上面が、シリコンと化学結合していない窒素を含有する酸化シリコン膜からなることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 シリコン基板の表面に選択的にフィールド酸化膜を形成する工程と、  
 少なくとも前記シリコン基板表面に下層配線層を形成する工程と、  
 前記シリコン基板および前記下層配線層を覆う層間絶縁膜を形成し、該層間絶縁膜を覆う第 1 の窒化チタン膜を形成する工程と、  
 所定の個所の前記第 1 の窒化チタン膜および前記層間絶縁膜を順次エッチングして、前記下層配線層に達する接続孔を形成する工程と、  
 全面にチタン膜と第 2 の窒化チタン膜とを順次形成し、さらに全面に少なくともアルミ系金属膜を形成する工程と、  
 所定の個所の少なくとも前記アルミ系金属膜をエッチングし、さらに該所定の個所の前記第 2 の窒化チタン膜、前記チタン膜および前記第 1 の窒化チタン膜を順次エッチングして上層配線を形成する工程と、  
 全面に表面保護膜を形成し、所定の個所の該表面保護膜をエッチングして前記上層配線に達する開口部を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 4】 シリコン基板の表面に選択的にフィール

ド酸化膜を形成する工程と、  
 少なくとも前記シリコン基板表面に下層配線層を形成する工程と、  
 少なくともその上面がシラン系ガスおよび 1 酸化 2 窒素ガスを原料にしたプラズマ CVD 法により形成される酸化シリコン膜からなる層間絶縁膜を、全面に形成する工程と、  
 前記層間絶縁膜の上面を窒素プラズマにより処理する工程と、  
 所定の個所の前記層間絶縁膜のエッチングを行ない、前記下層配線層に達する接続孔を形成する工程と、  
 全面にチタン膜と窒化チタン膜とを順次形成し、さらに全面に少なくともアルミ系金属膜を形成する工程と、  
 所定の個所の少なくとも前記アルミ系金属膜、前記窒化チタン膜および少なくとも前記チタン膜を順次エッチングして上層配線を形成する工程と、  
 全面に表面保護膜を形成し、所定の個所の該表面保護膜をエッチングして前記上層配線に達する開口部を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 5】 シリコン基板の表面に選択的にフィールド酸化膜を形成する工程と、  
 少なくとも前記シリコン基板表面に下層配線層を形成する工程と、  
 少なくともその上面がシラン系ガスおよび 1 酸化 2 窒素ガスを原料にしたプラズマ CVD 法により形成される酸化シリコン膜からなる層間絶縁膜を、全面に形成する工程と、  
 所定の個所の前記層間絶縁膜のエッチングを行ない、前記下層配線層に達する接続孔を形成する工程と、  
 全面にチタン膜と窒化チタン膜とを順次形成し、熱処理を行なう工程と、  
 全面に少なくともアルミ系金属膜を形成する工程と、  
 所定の個所の少なくとも前記アルミ系金属膜、前記窒化チタン膜および少なくとも前記チタン膜を順次エッチングして上層配線を形成する工程と、  
 全面に表面保護膜を形成し、所定の個所の該表面保護膜をエッチングして前記上層配線に達する開口部を形成する工程とを有することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は半導体装置およびその製造方法に関し、特にボンディング・パッド部が設けられる上層配線とその製造方法に関する。

## 【0002】

【従来の技術】 シリコン基板に形成された半導体装置は、シリコン基板表面もしくはシリコン基板上に形成された下層配線層（拡散層、下層配線等）と、これらを覆う層間絶縁膜と、層間絶縁膜に設けられた下層配線層に

達する接続孔（コンタクト孔）と、上層配線と、上層配線および層間絶縁膜を覆う表面保護膜と、表面保護膜に設けられた上層配線に達する開口部を含んでなるボンディング・パッド部とを有している。半導体素子は、拡散層のみ（この場合の下層配線層は拡散層のみからなる）、もしくは拡散層と下層配線とにより（この場合の下層配線層は拡散層と下層配線とからなる）形成されている。下層配線層が拡散層と下層配線とからなる場合には、上層配線と下層配線層とを接続するコンタクト孔は、少なくとも上層配線と下層配線とを接続するコンタクト孔を有している。上記半導体装置は、パッケージに搭載され、さらにこのパッケージの複数の外部リード部と所望の電氣的接続が行なわれている。上記上層配線に設けられたその面積が100 $\mu$ m<sup>2</sup>程度の大きさの複数のボンディング・パッド部は、アルミ線あるいは金線からなるボンディング線によりそれぞれの外部リード部と結線されている。

【0003】半導体装置の高集積化を実現するために、例えば上層配線等の線幅が縮小されている。これに伴ない、コンタクト孔の底部においては、上層配線と下層配線層との間にバリア層が設けられている。これは、上層配線を構成する導電体膜と下層配線層を構成する導電体物質との相互拡散を抑制するためである。また、例えばアルミ系金属を主体とする上層配線は、ストレス・マイグレーション耐性（およびエレクトロ・マイグレーション耐性）を向上させるため、高融点金属膜もしくは高融点金属合金膜とアルミ系金属膜との積層膜により構成されている。この場合、高融点金属膜もしくは高融点金属合金膜が層間絶縁膜の上面と直接に接触している。このような積層構造からなる上層配線では、ボンディング・パッド部に外部リードと接続するための（アルミ線あるいは金線からなる）ボンディング線の結線を行なう際の配慮が必要である。これは層間絶縁膜と上層配線を構成する上記高融点金属膜もしくは高融点金属合金膜との接着性に関する点であり、上記ボンディング・パッド部に超音波振動を加えながら上記ボンディング線の結線を行なうときにこの部分の上層配線が層間絶縁膜から剥れることがある。この問題に対する解決策の1つが、例えば、特開平3-127843号公報に開示されている。

【0004】半導体装置の断面図である図9を参照すると、上記公開公報記載の半導体装置の構造は、以下のようになっている。半導体基板401表面には、フィールド酸化膜402が設けられている。このフィールド酸化膜402を覆う層間絶縁膜は、フィールド酸化膜を直接に覆うBPSG膜431とTEOS酸化膜433との積層膜からなる。層間絶縁膜上には上層配線が設けられている。この上層配線は、TEOS酸化膜433上面に直接に接触する窒化チタン膜441とアルミ膜443との積層膜からなる。この上層配線は表面保護膜451に覆われ、表面保護膜451に設けられたアルミ膜443に

達する開口部を含んでなるボンディング・パッド部456が設けられている。このような構造により、上述のボンディング線の結線時のボンディング・パッド部456での上層配線の層間絶縁膜からの剥れが防止される。また、層間絶縁膜の上層部分をTEOS酸化膜433にすることにより、窒化チタン膜441と層間絶縁膜との密着性は高くなると記述している。

#### 【0005】

【発明が解決しようとする課題】上記公開公報記載の半導体装置は、上層配線のボンディング・パッド部へボンディング線を結線する際に上層配線が層間絶縁膜から剥れるという問題は解決する。この場合、層間絶縁膜に設けられた下層配線層に達するコンタクト孔の底部において、上層配線を構成する窒化チタン膜が下層配線層と直接に接触する構造になっている。しかしながら、このような構造の上層配線では、窒化チタン膜の無い場合に比べて、コンタクト孔を介して接続されるこの上層配線と下層配線層とのコンタクト抵抗が2桁前後高くなる。

【0006】コンタクト抵抗の上昇を抑える方法として、層間絶縁膜の上面に直接に接触するチタン膜、窒化チタン膜およびアルミ系金属膜からなる3層の積層膜を少なくとも含んだ構造で上層配線を構成する方法がとられている。この3層積層構造を含んだ上層配線では、層間絶縁膜に設けられた下層配線層に達するコンタクト孔の底部において、上層配線を構成するチタン膜もしくは（チタンと下層配線層を構成する導電体物質との）チタン合金膜が下層配線層と直接に接触する構造になっており、窒化チタン膜は下層配線層と直接に接触しない構造になっている。このため、コンタクト抵抗の上昇は抑制される。ところがこのような3層積層構造を含んだ上層配線では、先に述べた上層配線のボンディング・パッド部へボンディング線を結線する際に上層配線が層間絶縁膜から剥れるという問題が、極めて顕著になる。

【0007】本発明者らは、上記3層積層構造を含んだ上層配線でのボンディング・パッド部へボンディング線を結線する際の上層配線の層間絶縁膜から剥れるやすくなる原因の究明を行ない、1993年春季、第40回応用物理学関係連合講演会、講演予稿集、第671頁（講演番号29p-ZY-3）において報告した。

【0008】ここで、直接的な剥れの測定方法はMILスペック、方法2011.4ボンドの強さ（破壊的ボンド引張り試験）に依った。層間絶縁膜は、次の3種類である。A；TEOSを原料の1つとした減圧CVD法（LPCVD法）によるBPSG膜、B；TEOSを原料の1つとしたプラズマCVD法による酸化シリコン膜、およびC；シラン系ガスおよび1酸化2窒素ガスを原料にしたプラズマCVD法による酸化シリコン膜。また、ボンディング線としてアルミ線を用い、ボンディング方法としては超音波ボンディングを用いた。このようにして得られた試料に対して、上記方法による剥れ発生

率を比較すると、A : B : C = 7.1% : 0.7% : 0.0%という結果を得た。この剥れ発生率は、スクラッチテストにおける剥れ発生時加重との相関が強く、本発明者らは、スクラッチテストにおける剥れ発生時加重が53g以上の値であれば実用上問題無いという結果を得ている。

【0009】なお本発明者らの追試によると、上記公開公報の構造の上層配線がBPSG膜の上面に直接に設けられている（すなわち、層間絶縁膜がBPSG膜のみからなる）とき、スクラッチテストにおける剥れ発生時加重は90g以上あり、実用上問題がないという結果を得ている。

【0010】半導体装置の断面図である図10を参照すると、上記報告のスクラッチテスト等に用いた試料の構造は、以下のようになっている。P型シリコン基板501表面にはフィールド酸化膜502が設けられ、このフィールド酸化膜502は膜厚約600nmの層間絶縁膜531により覆われている。この層間絶縁膜は、上述の剥れ発生率に使用した試料と同様に、次の3種類である。A ; TEOSを原料の1つとしたLPCVD法によるBPSG膜、B ; TEOSを原料の1つとしたプラズマCVD法による酸化シリコン膜、およびC ; シラン系ガスおよび1酸化2窒素ガスを原料にしたプラズマCVD法による酸化シリコン膜。上記構造の試料を形成した後、窒素雰囲気、650℃、30秒の急速熱処理（Rapid Thermal Annealing ; RTA）を行ない、スクラッチテストを行なった。上記層間絶縁膜の相違による剥れ発生加重を比較すると、A : B : C = 40.0g : 50.2g : 63.8gという結果となった。

【0011】上記構造の試料のチタン膜542と層間絶縁膜531との界面をX線光電子分光法（X-ray Electron Spectroscopy ; XPS）により測定すると、酸化チタン（ $TiO_x$ （ $x=2-\alpha$ ））が存在し、この $TiO_x$ の1秒間当りのカウント数（CPS）が層間絶縁膜531の組成に依存するという結果が得られた。 $TiO_x$ のXPS強度とスクラッチテストの剥れ発生加重との関係を示すグラフである図11を参照すると、チタン膜542と層間絶縁膜531との界面に形成された $TiO_x$ の量が少ないほどスクラッチテストの剥れ発生加重が大きいということが、明らかになった。

【0012】本発明の目的は、ボンディング・パッド部が形成される上層配線とこの上層配線の下地となる層間絶縁膜との密着性が良く、かつこの上層配線と下層配線層とのコンタクト抵抗が低く抑えることが可能な構造の半導体装置（特に、上層配線の組成構造と層間絶縁膜の組成構造との組合せ）とその製造方法を提供することにある。

【0013】

【課題を解決するための手段】本発明の半導体装置は、表面に選択的に設けられたフィールド酸化膜を有するシリコン基板と、少なくとも上記シリコン基板表面に設けられた下層配線層と、上記シリコン基板およびこの下層配線層を覆い、所定の個所に上記下層配線層に達する接続孔を有する層間絶縁膜と、上記層間絶縁膜上面ではこの層間絶縁膜上面を直接に覆う第1の窒化チタン膜およびチタン膜および第2の窒化チタン膜およびアルミ系金属膜を少なくとも含んでなる積層構造を有し、さらに、上記接続孔ではこのチタン膜およびこの第2の窒化チタン膜およびこのアルミ系金属膜を少なくとも含んでなる積層構造、チタン合金膜およびこの第2の窒化チタン膜およびこのアルミ系金属膜を少なくとも含んでなる積層構造、もしくはチタン合金膜およびこのチタン膜およびこの第2の窒化チタン膜およびこのアルミ系金属膜を少なくとも含んでなる積層構造を有する上層配線と、上記層間絶縁膜および上記上層配線を覆う表面保護膜と、上記表面保護膜に設けられた上記上層配線に達する開口部、およびこの開口部により露出したこの上層配線部分からなるボンディング・パッド部とを有する。

【0014】好ましくは、上記層間絶縁膜の少なくとも上面が、シリコンと化学結合していない窒素を含有する酸化シリコン膜からなる。

【0015】本発明の半導体装置の製造方法の第1の態様は、シリコン基板の表面に選択的にフィールド酸化膜を形成する工程と、少なくとも上記シリコン基板表面に下層配線層を形成する工程と、上記シリコン基板および上記下層配線層を覆う層間絶縁膜を形成し、この層間絶縁膜を覆う第1の窒化チタン膜を形成する工程と、所定の個所の上記第1の窒化チタン膜および上記層間絶縁膜を順次エッチングして、上記下層配線層に達する接続孔を形成する工程と、全面にチタン膜と第2の窒化チタン膜とを順次形成し、さらに全面に少なくともアルミ系金属膜を形成する工程と、所定の個所の少なくとも上記アルミ系金属膜をエッチングし、さらにこの所定の個所の上記第2の窒化チタン膜、上記チタン膜および上記第1の窒化チタン膜を順次エッチングして上層配線を形成する工程と、全面に表面保護膜を形成し、所定の個所のこの表面保護膜をエッチングして上記上層配線に達する開口部を形成する工程とを有する。

【0016】本発明の半導体装置の製造方法の第2の態様は、シリコン基板の表面に選択的にフィールド酸化膜を形成する工程と、少なくとも上記シリコン基板表面に下層配線層を形成する工程と、少なくともその上面がシラン系ガスおよび1酸化2窒素ガスを原料にしたプラズマCVD法により形成される酸化シリコン膜からなる層間絶縁膜を全面に形成する工程と、上記層間絶縁膜の上面を窒素プラズマにより処理する工程と、所定の個所の上記層間絶縁膜のエッチングを行ない、上記下層配線層に達する接続孔を形成する工程と、全面にチタン膜と窒

化チタン膜とを順次形成し、さらに全面に少なくともアルミ系金属膜を形成する工程と、所定の個所の少なくとも上記アルミ系金属膜、上記窒化チタン膜および少なくとも上記チタン膜を順次エッチングして上層配線を形成する工程と、全面に表面保護膜を形成し、所定の個所のこの表面保護膜をエッチングして上記上層配線に達する開口部を形成する工程とを有する。

【0017】本発明の半導体装置の製造方法の第3の態様は、シリコン基板の表面に選択的にフィールド酸化膜を形成する工程と、少なくとも上記シリコン基板表面に下層配線層を形成する工程と、少なくともその上面がシラン系ガスおよび1酸化2窒素ガスを原料にしたプラズマCVD法により形成される酸化シリコン膜からなる層間絶縁膜を全面に形成する工程と、所定の個所の上記層間絶縁膜のエッチングを行ない、上記下層配線層に達する接続孔を形成する工程と、全面にチタン膜と窒化チタン膜とを順次形成し、熱処理を行なう工程と、全面に少なくともアルミ系金属膜を形成する工程と、所定の個所の少なくとも上記アルミ系金属膜、上記窒化チタン膜および少なくとも上記チタン膜を順次エッチングして上層配線を形成する工程と、全面に表面保護膜を形成し、所定の個所のこの表面保護膜をエッチングして上記上層配線に達する開口部を形成する工程とを有する。

【0018】

【実施例】次に、本発明について図面を参照して説明する。

【0019】半導体装置の製造工程の断面図である図1を参照すると、本発明の第1の実施例は、以下のように製造される。

【0020】まず、P型シリコン基板101表面には選択的に素子分離用のフィールド酸化膜102が形成され、 $N^+$ 型拡散層103等が形成される。本実施例における下層配線層は、 $N^+$ 型拡散層103等からなる。全面に所定膜厚のBPSG膜が堆積、リフローされ、このBPSG膜からなる層間絶縁膜131が形成される。この層間絶縁膜131の成膜法は、例えばTEOSを原料の1つとしたLPCVD法である。反応性スパッタリングにより、全面に第1の窒化チタン(TiN)膜である例えば膜厚50nm程度の窒化チタン膜141aが堆積される。次に、公知のフォトリソグラフィ技術、RIEを用いて、(下層配線層である) $N^+$ 型拡散層103等に達する接続孔であるコンタクト孔136が形成される〔図1(a)〕。なお、層間絶縁膜としては、BPSG膜に限定されるものではなく、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜あるいはこれらの積層膜でもよい。

【0021】次に、スパッタリング、および反応性スパッタリングにより、全面に例えば膜厚30nm程度のチタン(Ti)膜142と、第2の窒化チタン膜である例えば膜厚100nm程度の窒化チタン膜141bとが連

続的に堆積される。続いて、所定温度での合金化処理が行なわれ、コンタクト孔136の底部において、例えばチタンシリサイド膜144等のチタン合金膜が形成される〔図1(b)〕。このとき、コンタクト孔136において、チタン膜142が残存するか否かは、成膜時のチタン膜142の膜厚とこの合金化処理の条件とに依存する。

【0022】なお、この合金化処理はコンタクト抵抗をより低減するためのものであり、例えばアルミ系金属膜からなる下層配線が在る場合、この合金化処理は行なえない。このときには、後に形成される上層配線の水素雰囲気でのアルミ・アロイ処理のみでコンタクト抵抗の低減を図るこのになる。この場合には、このアルミ・アロイ処理の段階でも、コンタクト孔136の底部にはチタンシリサイド膜は形成されない。

【0023】次に、全面に所定膜厚のアルミ合金膜143が堆積される。このアルミ合金膜143はアルミ系金属膜であり、例えばアルミ-シリコン-銅からなる合金膜である。さらに目的に応じて、(図示はしないが)このアルミ合金膜143を覆うタングステン膜、モリブデン膜、チタンタングステン膜、タングステンシリサイド膜等の高融点金属膜もしくは高融点金属合金膜を全面に堆積してもよい。次に、公知のフォトリソグラフィ技術、RIEを用いて、上記アルミ合金膜143、窒化チタン膜141b、チタン膜142、窒化チタン膜141aが順次エッチングされ、これらの積層膜からなる所望の形状を有する上層配線が形成される。次に、全面にプラズマCVD法による酸化シリコン系絶縁膜、酸化窒化シリコン膜、もしくは窒化シリコン膜、あるいはこれらの積層膜からなる表面保護膜151が堆積される。水素雰囲気でのアルミ・アロイ処理は、この表面保護膜151の成膜の前もしくは後に行なわれる。続いて、この表面保護膜151の所定の部分には上層配線に達する100 $\mu$ m $\square$ 程度の大きさの開口部が形成され、この開口部とこれにより露出した上層配線とからなるボンディング・パッド部156が形成され、本実施例の半導体装置が得られる〔図1(c)〕。

【0024】上記第1の実施例では、上層配線の一部を構成する窒化シリコン膜141aが、層間絶縁膜131の上面に直接に接触している。このため、上層配線のボンディング・パッド部へ超音波振動等を用いてボンディング線を結線する際に、上層配線が層間絶縁膜131から剥れるという問題は解決される。すなわち、この窒化シリコン膜141aは、上層配線と層間絶縁膜との密着性を高めることに機能している。なお、層間絶縁膜131がBPSG膜からなる場合でも、(前述したように)スクラッチテストにおける剥れ発生時加重は90g以上ある。また、コンタクト孔136において、下層配線層である $N^+$ 型拡散層103と直接に接続する上層配線の部分は、チタンシリサイド膜144である。このため、

10

20

30

40

50

コンタクト抵抗の上昇は抑止される。すなわちチタン膜142の存在は、上層配線と下層配線層とのコンタクト抵抗を低減することに機能している。第2の窒化シリコン膜である窒化シリコン膜141bは、上層配線の主たる構成材料であるアルミと下層配線層との間のバリア膜として機能している。また上述したように、本実施例では高融点金属膜もしくは高融点金属合金膜をアルミ合金膜143表面上に形成するのになんら支障はないことから、ストレス・マイグレーション耐性の高い上層配線は容易に得られる。

【0025】上記第1の実施例は、多層配線を有する半導体装置に対しても適用が可能である。半導体装置の断面図である図2を参照すると、上記第1の実施例の多層配線への適用例は、以下のように構成されている。

【0026】フィールド酸化膜102、 $N^+$ 型拡散層103等が設けられてたP型シリコン基板101は、酸化シリコン膜からなる第1の層間絶縁膜111により覆われている。この層間絶縁膜111には、 $N^+$ 型拡散層103等に達するコンタクト孔116が設けられている。このコンタクト孔116を介して、層間絶縁膜111上に設けられた下層配線121は、 $N^+$ 型拡散層103等に接続されている。この下層配線121は、例えば多結晶シリコン膜、高融点金属膜、高融点金属シリサイド膜あるいは高融点金属ポリサイド膜等からなる。この下層配線121を含めた層間絶縁膜111の上面は、BPSG膜からなる第2の層間絶縁膜131により覆われている。層間絶縁膜131には、下層配線121に達するコンタクト孔136aが設けられている。このコンタクト孔136aを介して、上層配線は下層配線121に接続されている。層間絶縁膜136a上面におけるこの上層配線の構造は、窒化チタン膜141a、チタン膜142、窒化チタン膜141bおよびアルミ合金膜143等が積層された構造である。コンタクト孔136aにおけるこの上層配線の構造は、チタン合金膜147、チタン膜142、窒化チタン膜141bおよびアルミ合金膜143等が積層された構造である。

【0027】本発明の別の実施例の説明に先だって、本発明者らによる前述の1993年春季、第40回応用物理学関係連合講演会での報告を土台にしたその後の進展について簡潔に述べておく。

【0028】上記報告では、A;TEOSを原料の1つとしたLPCVD法によるBPSG膜、B;TEOSを原料の1つとしたプラズマCVD法による酸化シリコン膜、およびC;シラン系ガスおよび1酸化2窒素ガスを原料にしたプラズマCVD法による酸化シリコン膜の3種類の層間絶縁膜とチタン膜との界面の $TiO_x$ に着目した。図11に示した結果は、全てRTA後のデータであるが、RTA前後でのスクランジテストにおける剥れ発生時加重の増減が一樣ではなかった。すなわち、層間絶縁膜がAおよびBの場合にはRTA後の剥れ発生時加

重は減少し、層間絶縁膜がCの場合のみRTA後の剥れ発生時加重が増加していた。剥れ発生時加重の値を左右する一因は $TiO_x$ ではあるが、このことから他に原因が存在するはずであると考え、この界面近傍における窒素に着目してみた。

【0029】XPSによると、層間絶縁膜がAおよびBの場合には膜中に窒素は存在しないが、層間絶縁膜がCからなる場合には膜中に窒素が存在する。また、RTA前後でのXPSによる窒化シリコン( $TiN$ )をなす窒素の検出を行なうと、層間絶縁膜がAおよびBの場合には $TiN$ をなす窒素の数量の変化はほとんどないが、層間絶縁膜がCの場合にはRTA後での $TiN$ をなす窒素の数量が大幅に増加している。なお、層間絶縁膜がAおよびBの場合にも、層間絶縁膜とチタン膜との界面近傍において、この $TiN$ をなす窒素が検出されるが、これはチタン膜上面に形成されたの窒化チタン膜に依るバックグラウンドと考えられる。

【0030】以下に説明する本発明の別の実施例は、これらXPS等による窒素の検出により得られた知見に基づくものである。

【0031】半導体装置の製造工程の断面図である図3を参照すると、本発明の第2の実施例は、以下のように製造される。

【0032】まず、P型シリコン基板201表面には選択的に素子分離用のフィールド酸化膜202が形成され、 $N^+$ 型拡散層203が形成される。全面に所定膜厚のBPSG膜が堆積、リフローされ、このBPSG膜からなる下層の層間絶縁膜211が形成される。さらにシラン系ガスと1酸化2窒素( $N_2O$ )ガスを原料にした温度が350℃前後でのプラズマCVD法により、上層の層間絶縁膜である所定膜厚の窒素含有酸化シリコン膜232(窒素含有については、後述する)が堆積される。続いて、500W程度のパワー、窒素雰囲気でのプラズマ処理が施され、上記窒素含有酸化シリコン膜232表面に厚さ10~20nm程度の窒素プラズマ処理層233が形成される〔図3(a)〕。

【0033】次に、所定の部分の上記窒素プラズマ処理層233、窒素含有酸化シリコン膜232および層間絶縁膜211が順次エッチングされ、 $N^+$ 型拡散層203に達するコンタクト孔236が形成される。続いて、スパッタリング、および反応性スパッタリングにより、全面に所定膜厚のチタン膜242と、(結果として第2の窒化チタン膜となる)所定膜厚の窒化チタン膜241bとが連続的に堆積される。これら一連のスパッタリングを行なう間に、チタン膜242と上記窒素プラズマ処理層233との界面には膜厚が20nm前後の窒化チタン膜241cが形成される〔図3(b)〕。この窒化チタン膜241cの存在は、(ここでの説明は省略するが)XPSにより検証されている。なお、構造という観点に立つならば、この窒化チタン膜241cが第1の窒化チ

タン膜となる。

【0034】続いて、上記第1の実施例と同様に、全面に所定膜厚のアルミ合金膜243が堆積される。さらに目的に応じて、このアルミ合金膜243を覆う高融点金属膜もしくは高融点金属合金膜を全面に堆積してもよい。次に、上記アルミ合金膜243、窒化チタン膜241b、チタン膜242、窒化チタン膜241cが順次エッチングされ、これらの積層膜からなる所望の形状を有する上層配線が形成される。次に、全面に表面保護膜251が堆積される。水素雰囲気でのアルミ・アロイ処理は、この表面保護膜251の成膜の前もしくは後に行なわれる。続いて、この表面保護膜251の所定の部分には上層配線に達する100 $\mu$ m $\square$ 程度の大きさの開口部が形成され、この開口部とこれにより露出した上層配線とからなるボンディング・パッド部256が形成され、本実施例の半導体装置が得られる〔図3(c)〕。

【0035】上記第2の実施例の図3(b)の段階でのスクラッチテストにおける剥れ発生時加重は63.8gであり、上記第1の実施例の値より小さいが、実用化に耐える値を有している。また、コンタクト抵抗も低くで

きる。

【0036】上記第2の実施例における窒素含有酸化シリコン膜232の深さ方向のオージェ電子分光法(Auger Electron Spectroscopy; AES)による原子分布を示すグラフである図4を参照すると、以下のことが明らかになる。

【0037】まず、成膜段階でのこの窒素含有酸化シリコン膜232は、数%の窒素を含んでいる〔図4

(a)〕。次に、窒素雰囲気でのプラズマ処理が施され窒素含有酸化シリコン膜232では、表面に10~20nm程度のさらに窒素の濃度の高い層(すなわち窒素プラズマ処理層233)が形成されている〔図4

(b)〕。ここでは図示しないが、XPS測定によると、酸化シリコン膜232中に存在するこの窒素の結合エネルギーは、(シリコンと結合した)窒化シリコン( $\text{Si}_3\text{N}_4$ )の窒素の結合エネルギーと異なる値を有している。本実施例では、このようにシリコンと結合していない窒素を多量に含んだ窒素プラズマ処理層233上に、化学的に活性なチタン膜242を成膜するため、窒化チタン膜241cが形成されるものと推測される。なお本発明者らの実験によると、窒化シリコン膜もしくは酸化窒化シリコン膜等の窒化物を含んだ絶縁膜上にチタン膜を堆積しても、さらにRTAを施しても、これらの場合の界面には窒化チタン膜は形成されない。すなわち、シリコンと化学的に結合した窒素に対しては、化学的に活性なチタンといえども、化学結合することが困難であることを示唆している。

【0038】上記第2の実施例も、多層配線を有する半導体装置に適用が可能である。半導体装置の断面図である図5を参照すると、上記第2の実施例の多層配線への

適用例は、以下のように構成されている。

【0039】フィールド酸化膜202、 $\text{N}^+$ 型拡散層203等が設けらたP型シリコン基板201は、BPSG膜からなる第1の層間絶縁膜211により覆われている。この層間絶縁膜211上には下層配線222が設けられている。この下層配線222は、アルミ系金属膜、高融点金属膜、高融点金属シリサイド膜あるいは高融点金属ポリサイド膜等からなる。この下層配線222を含めた層間絶縁膜211の上面は、窒素含有酸化シリコン膜232により覆われている。この窒素含有酸化シリコン膜232表面には、窒素プラズマ処理層233が形成されている。

【0040】この第2の実施例の適用例では、上層配線と下層配線層との接続孔が2種類ある。その1つはコンタクト孔236aであり、これは窒素プラズマ処理層233、窒素含有酸化シリコン膜232および層間絶縁膜211を貫通して $\text{N}^+$ 型拡散層203に達している。別の1つはコンタクト孔237であり、これは窒素プラズマ処理層233および窒素含有酸化シリコン膜232を貫通して下層配線222に達している。これらコンタクト孔236a、237には、所定の高さの選択成長導電体膜246が設けられている。この選択成長導電体膜246は、例えばアルミ、タングステン等からなる。この選択成長導電体膜246の代りに、ブランケット法等による導電体膜をこれらコンタクト孔236a、237内に形成してもよい。窒素プラズマ処理層233上面におけるこの上層配線の構造は、上記第2の実施例と同様に、窒化チタン膜241c、チタン膜242、窒化チタン膜241bおよびアルミ合金膜243等が積層された構造である。選択成長導電体膜246上面におけるこの上層配線の構造も同様に、チタン膜242、窒化チタン膜241bおよびアルミ合金膜243等が積層された構造である。

【0041】上記第1の実施例の適用例では、多層配線を採用しても窒化チタン膜141aが存在するため、コンタクト孔を形成した後これに選択成長法もしくはブランケット法で導電体膜を埋設することが困難であった。そのため、上層配線と最下層の下層配線( $\text{N}^+$ 拡散層103)とを直接に接続する接続孔の設置は避けられていた。このため、このような接続のための占有面積は大きなものとなっていた。これに比べて、上記第2の実施例の適用例では、コンタクト孔236a、237内に選択成長導電体膜246等を形成することが容易であることから、上層配線と最下層の下層配線層( $\text{N}^+$ 拡散層203)とを直接に接続するが可能になる。それ故、この適用例は、多層配線の採用に際しての接続孔の占有面積の増大は回避され、半導体装置の微細化、高集積化に対して極めて有効となる。

【0042】半導体装置の製造工程の断面図である図6を参照すると、本発明の第3の実施例は、以下のように

10

20

30

40

50



製造される。

【0043】まず、P型シリコン基板301表面には選択的に素子分離用のフィールド酸化膜302が形成され、 $N^+$ 型拡散層303が形成される。シラン系ガスと1酸化2窒素ガスとを原料にしたプラズマCVD法により、全面に所定膜厚の窒素含有酸化シリコン膜332が堆積される。次に、所定の個所の窒素含有酸化シリコン膜332がエッチングされ、 $N^+$ 型拡散層303に達するコンタクト孔336が形成される。次に、スパッタリング、および反応性スパッタリングにより、全面に所定膜厚のチタン膜342と、(結果として第2の窒化チタン膜となる)所定膜厚の窒化チタン膜341bとが連続的に堆積される〔図6(a)〕。なお本実施例では、上記第2の実施例と異り、この段階での窒素含有酸化シリコン膜332とチタン膜342との界面において、窒化チタン膜は明確には検出されない。これは、窒素含有酸化シリコン膜332の窒素の含有率に依存するものと思われる。また、この段階でのスクラッチテストにおける剥れ発生時加重は50.6g程度である。

【0044】次に、窒素雰囲気、650℃、30秒のRTAが行なれる。これにより、(コンタクト孔336の側壁を含めて)窒素含有酸化シリコン膜332とチタン膜342との界面には、膜厚が30nm前後の窒化チタン膜341c(詳細は、後述する)が形成される。(構造という観点に立つならば)この窒化チタン膜341cが第1の窒化チタン膜となる。また、コンタクト孔336底部における $N^+$ 型拡散層303とチタン膜342との界面には、チタンシリサイド膜344が形成される〔図6(b)〕。

【0045】続いて、上記第1、第2の実施例と同様に、全面に所定膜厚のアルミ合金膜343が堆積される。さらに目的に応じて、このアルミ合金膜343を覆う高融点金属膜もしくは高融点金属合金膜を全面に堆積してもよい。次に、上記アルミ合金膜343、窒化チタン膜341b、チタン膜342、窒化チタン膜341cが順次エッチングされ、これらの積層膜からなる所望の形状を有する上層配線が形成される。次に、全面に表面保護膜351が堆積される。水素雰囲気でのアルミ・アロイ処理は、この表面保護膜351の成膜の前もしくは後に行なわれる。続いて、この表面保護膜351の所定の部分には上層配線に達する100 $\mu$ m $\square$ 程度の大きさの開口部が形成され、この開口部とこれにより露出した上層配線とからなるボンディング・パッド部356が形成され、本実施例の半導体装置が得られる〔図6(c)〕。

【0046】上記第3の実施例の図6(b)の段階でのスクラッチテストにおける剥れ発生時加重の値は、本実施例の製造方法が上記第2の実施例の製造方法より簡単であるにもかかわらず、上記第2の実施例の値より大きく、63.8gである。この値も上記第1の実施例の値

より小さいが、実用化に耐える値を有している。また、コンタクト抵抗も低くできる。なお、本実施例において、窒素含有酸化シリコン膜332を堆積した後、上記第2の実施例と同様に、窒素雰囲気でのプラズマ処理を施すことも可能である。

【0047】XPSによる窒素のエネルギー・スペクトル分布のグラフである図7を参照すると、上記第3の実施例における図6(b)での段階での窒化チタン膜341cの形成が明らかになる。約367eVの結合エネルギーを有する窒素の存在は、窒化チタンの存在を明示する。この値のピークは2つに分離されている。1つのピークは、もともと存在する窒化チタン膜341bのピークである。他の1つのピークの存在は、チタン膜242と窒素含有酸化シリコン膜332に新たに窒化チタン膜341cが形成されたことを実証している。なお、窒素含有酸化シリコン膜332中の約399eVの結合エネルギーを有する窒素は、前述したように、シリコンと結合した窒素ではない。

【0048】上記第3の実施例も、多層配線を有する半導体装置に適用することが可能である。半導体装置の断面図である図8を参照すると、上記第3の実施例の多層配線への適用例は、以下のように構成されている。

【0049】フィールド酸化膜302、 $N^+$ 型拡散層303等が設けられていたP型シリコン基板301は、BPSG膜からなる第1の層間絶縁膜311により覆われている。この層間絶縁膜311上には、下層配線321が形成されている。この下層配線321は、多結晶シリコン膜、高融点金属膜、高融点金属シリサイド膜あるいは高融点金属ポリサイド膜等からなる。この下層配線321を含めた層間絶縁膜311の上面は、窒素含有酸化シリコン膜332により覆われている。

【0050】この第3の実施例の適用例にも、上層配線と下層配線層との接続孔が2種類ある。その1つはコンタクト孔336aであり、これは窒素含有酸化シリコン膜332および層間絶縁膜311を貫通して $N^+$ 型拡散層303に達している。別の1つはコンタクト孔337であり、これは窒素含有酸化シリコン膜332を貫通して下層配線321に達している。これらコンタクト孔336a、337には、所定の高さの選択成長導電体膜346が設けられている。この選択成長導電体膜246は、例えばタングステン、多結晶シリコン等からなる。この選択成長導電体膜346の代りに、ブランケット法等による導電体膜をこれらコンタクト孔336a、337内に形成してもよい。窒素含有酸化シリコン膜332上面におけるこの上層配線の構造は、上記第3の実施例と同様に、窒化チタン膜341c、チタン膜342、窒化チタン膜341bおよびアルミ合金膜343等が積層された構造である。選択成長導電体膜346上面におけるこの上層配線の構造は、チタン合金膜347、チタン膜342、窒化チタン膜341bおよびアルミ合金膜3

15

43等が積層された構造である。

【0051】上記第3の実施例の適用例も上記第2の実施例の適用例と同様に、多層配線の採用に際しての接続孔の占有面積の増大は回避され、半導体装置の微細化、高集積化に対して極めて有効である。

【0052】

【発明の効果】以上説明したように本発明の採用により、ボンディング・パッド部が形成される上層配線とこの上層配線の下地となる層間絶縁膜との密着性が強くなり、かつ、この上層配線と下層配線層とのコンタクト抵抗を低く抑えることが可能になる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の製造工程の断面図である。

【図2】上記第1の実施例の適用例の断面図である。

【図3】本発明の第2の実施例の製造工程の断面図である。

【図4】上記第2の実施例を説明するための図であり、オージェ電子分光法による層間絶縁膜の深さ方向の原子分布を示すグラフである。

【図5】上記第2の実施例の適用例の断面図である。

【図6】本発明の第3の実施例の製造工程の断面図である。

【図7】上記第3の実施例を説明するための図であり、XPSによる窒素のエネルギー・スペクトル分布のグラフである。

【図8】上記第3の実施例の適用例の断面図である。

【図9】従来の半導体装置の断面図である。

【図10】従来の別の半導体装置の断面図である。

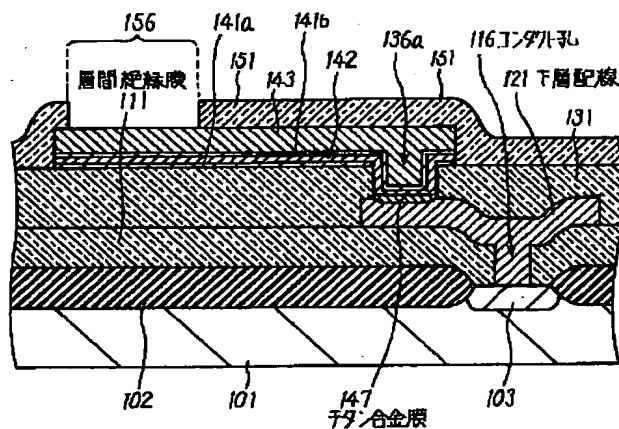
16

【図11】従来の半導体装置の問題点を説明するための図である。

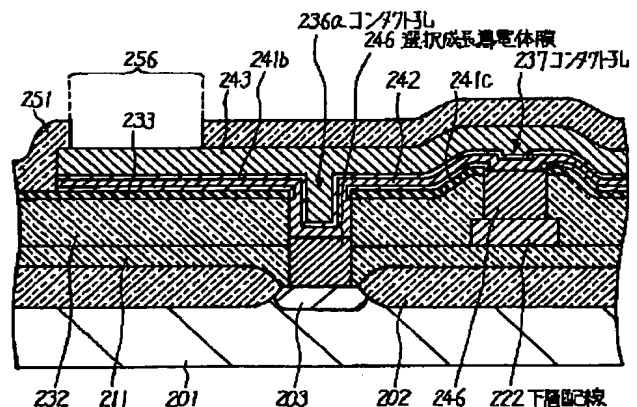
【符号の説明】

101, 201, 301, 501 P型シリコン基板  
102, 202, 302, 402, 502 フィールド酸化膜  
103, 203, 303 N<sup>+</sup>型拡散層  
111, 131, 211, 311, 531 層間絶縁膜  
116, 136, 136a, 236, 236a, 237, 336, 336a, 337 コンタクト孔  
121, 222, 321 下層配線  
141a, 141b, 241b, 241c, 341b, 341c, 441, 541b 窒化チタン膜  
142, 242, 342, 542 チタン膜  
143, 243, 343 アルミ合金膜  
144, 344 チタンシリサイド膜  
147, 347 チタン合金膜  
151, 251, 351, 451 表面保護膜  
156, 256, 356, 456 ボンディング・パッド部  
232, 332 窒素含有酸化シリコン膜  
233 窒素プラズマ処理層  
246, 346 選択成長導電体膜  
401 半導体基板  
431 BPSG膜  
433 TEOS酸化膜  
443 アルミ膜

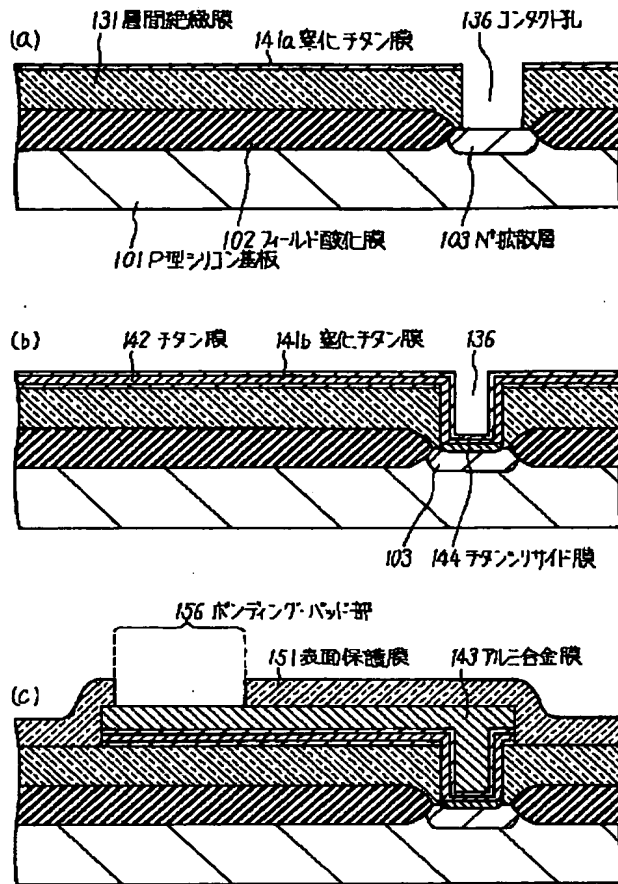
【図2】



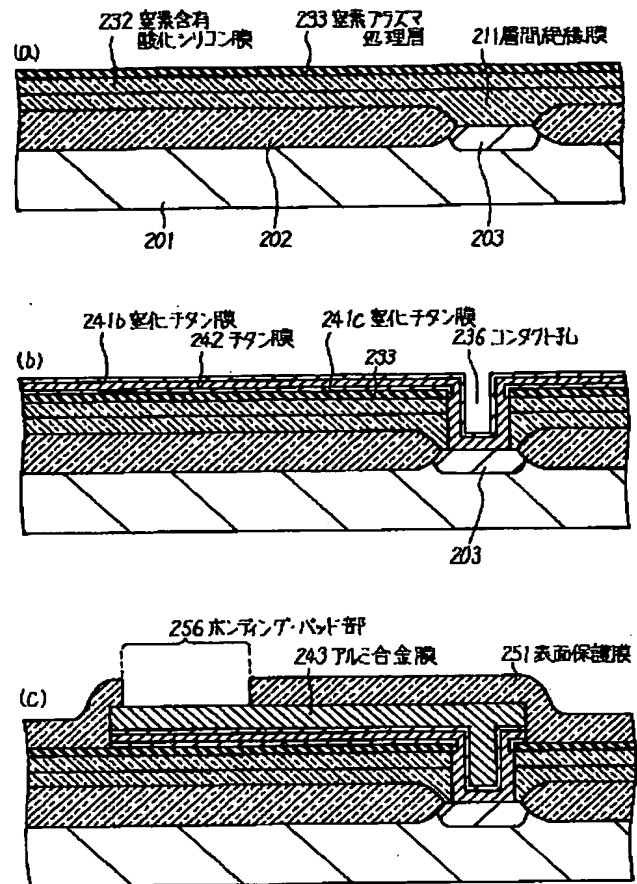
【図5】



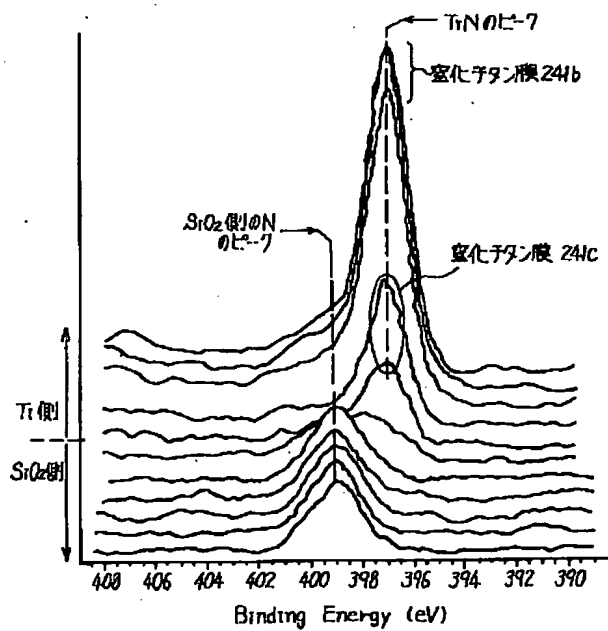
【図 1】



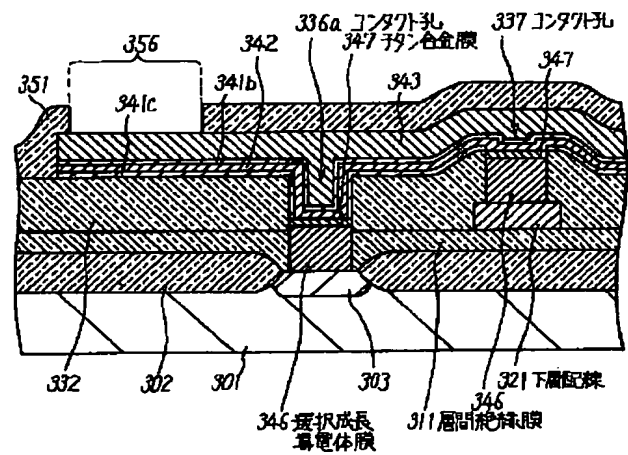
【図 3】



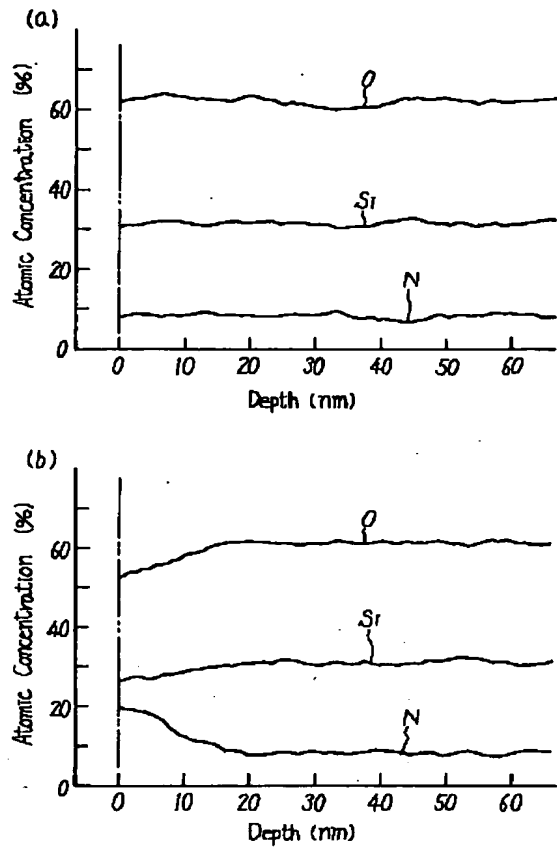
【図 7】



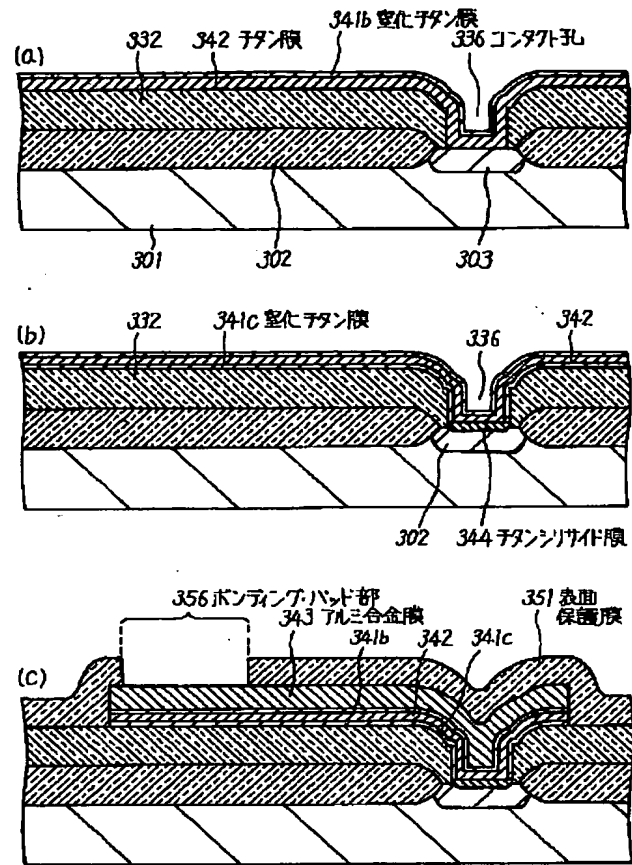
【図 8】



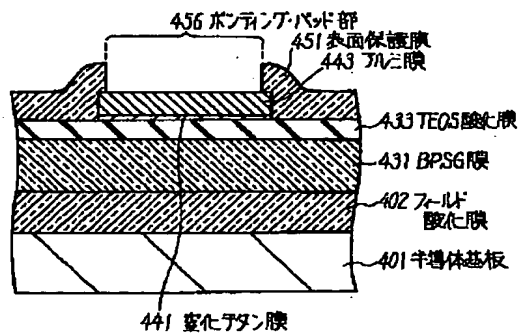
【図 4】



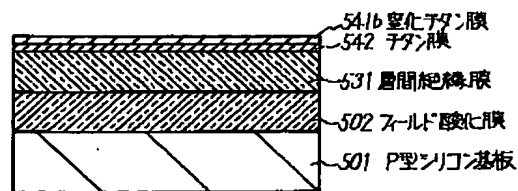
【図 6】



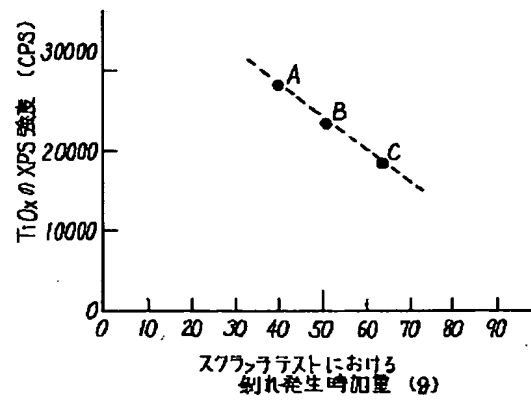
【図 9】



【図 10】



【図11】



---

フロントページの続き

(51)Int.Cl.<sup>6</sup>  
H 0 1 L 21/28

識別記号 庁内整理番号  
L 7376-4M

F I

技術表示箇所